

PATENT ABSTRACTS OF JAPAN

BB

(11)Publication number : 2000-284727

(43)Date of publication of application : 13.10.2000

(51)Int.Cl.

G09F 9/30

G09G 3/20

G09G 3/30

H05B 33/12

H05B 33/14

H05B 33/26

(21)Application number : 11-301448

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 22.10.1999

(72)Inventor : KIMURA MUTSUMI

(30)Priority

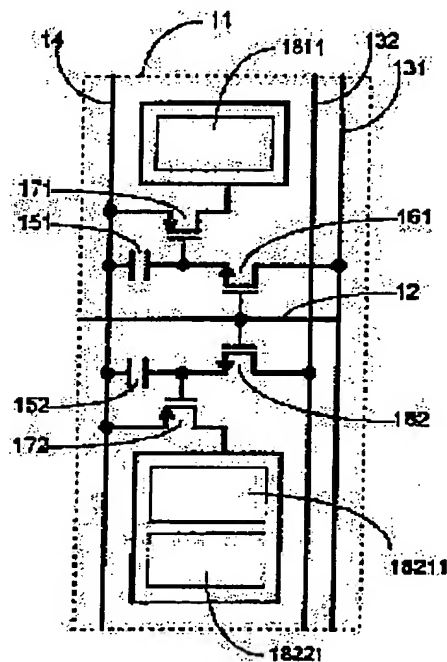
Priority number : 11021623 Priority date : 29.01.1999 Priority country : JP

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide exact gradations by obtaining the exact ratio of light emitting parts by respectively forming equal plural electroluminescence elements (OELD) and controlling the number of OELD to be emitted.

SOLUTION: An OELD (low-order bit/rectangle) 1811, an OELD (high-order bit/first rectangle) 18211 and an OELD (high-order bit/second rectangle) 18221 are formed equal and the number of OELD to be emitted is controlled to be changed. Thus, it is difficult to obtain the absolute value of a light emitting area as desired but since the light emitting areas of the plural OELD are mutually equal, by controlling the number of these OELD, the ratio of light emitting areas can be made exact. Further, even when the OELD is cross-sectionally formed closer to the side face of a bank or away from the side face of the bank as a phenomenon peculiar for a liquid phase process, the light emitting parts of respective OELD are made into the same area and the exact gradations can be provided.



LEGAL STATUS

[Date of request for examination]

04.03.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

818

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-284727

(P2000-284727A)

(43) 公開日 平成12年10月13日 (2000. 10. 13)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 9 F 9/30	3 6 5	G 0 9 F 9/30	3 6 5 Z
	3 3 8		3 3 8
G 0 9 G 3/20	6 4 1	G 0 9 G 3/20	6 4 1 G
3/30		3/30	K
H 0 5 B 33/12		H 0 5 B 33/12	B

審査請求 未請求 請求項の数 3 O L (全 6 頁) 最終頁に続く

(21) 出願番号 特願平11-301448

(22) 出願日 平成11年10月22日 (1999. 10. 22)

(31) 優先権主張番号 特願平11-21623

(32) 優先日 平成11年1月29日 (1999. 1. 29)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 木村 睦

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100093388

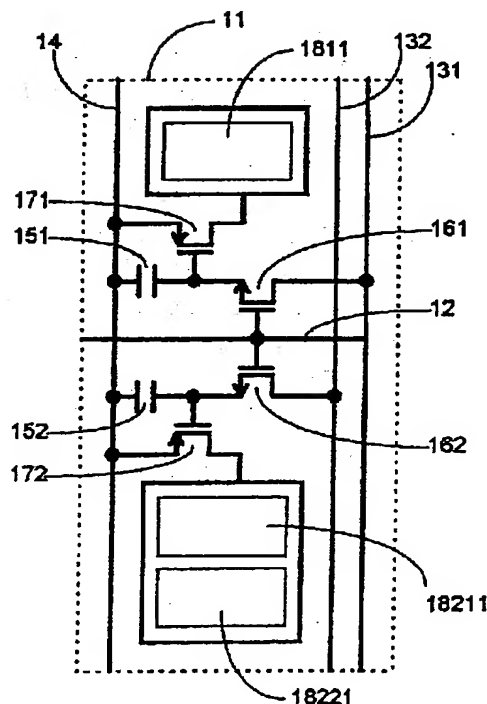
弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 各画素に、複数のTFTおよび複数のOELDが形成され、TFTおよびOELDは、直列に接続され、TFTのオン・オフ状態を切り替え、OELDを発光させる面積を制御することで、階調を実現する、表示装置において、正確な発光部の比を得て、正確な階調を得ることを目的とする。

【解決手段】 複数のOELDは、各々同じ形状であり、OELDを発光させる個数を制御することで、階調を実現する。複数のOELDは、円形である。複数のOELDは、横方向あるいは縦方向に、等間隔に配置されている。これらの構成によれば、複数のOELDの発光面積は互いに等しくなるため、これらの個数を制御することで、発光面積の比を正確にすることが可能となる。



【特許請求の範囲】

【請求項1】 各画素に、複数の薄膜トランジスタおよび複数の有機エレクトロルミネッセンス素子が形成され、前記薄膜トランジスタおよび前記有機エレクトロルミネッセンス素子は、直列に接続され、前記薄膜トランジスタのオン・オフ状態を切り替え、前記有機エレクトロルミネッセンス素子を発光させる面積を制御することで、階調を実現する、表示装置において、複数の前記有機エレクトロルミネッセンス素子は、各々同じ形状であり、前記有機エレクトロルミネッセンス素子を発光させる個数を制御することで、階調を実現することを特徴とする、表示装置。

【請求項2】 請求項1記載の、表示装置において、複数の前記有機エレクトロルミネッセンス素子は、円形であることを特徴とする、表示装置。

【請求項3】 請求項1記載の、表示装置において、複数の前記有機エレクトロルミネッセンス素子は、横方向あるいは縦方向に、等間隔に配置されていることを特徴とする、表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表示装置、特に、薄膜トランジスタ(以下TFTと記す)により駆動され、液相プロセスにて形成される高分子系の有機エレクトロルミネッセンス素子(以下OLEDと記す)を備えた、薄膜トランジスタ駆動有機エレクトロルミネッセンス表示装置(以下TFT-OELDと記す)に関する。

【0002】

【従来の技術】TFT-OELDは、軽量・薄型・小型・高精細・広視角・低消費電力等を実現する表示装置として、将来的に有望視されている。図1に、従来のTFT-OELDを、図2に、その断面図を示す。ここでは、ひとつの画素11のみ図記しているが、実際には複数行・複数列の多数の画素11が存在する。ここでは、OLED18は高分子系であり、スピンコート・ブレード塗り・インクジェット等の液相プロセスにより形成される。

【0003】図1に示したような構造の場合、階調を実現するためには、ドライビングTFT17のゲート電圧を変化させ、コンダクタンスを変化させることで、OLED18を流れる電流を制御する必要がある。しかしながら、この方式によれば、特に中間調において、ドライビングTFT17のトランジスタ特性のバラツキが、OLED18の輝度バラツキとして表れてしまい、画面が不均一となってしまうという問題が発生する。

【0004】そこで、図3に示すように、OLED18の発光面積を変化させることで、階調を実現する方式が考え出された(特願平9-233107号)。図4に、この方式の駆動方法を示す。走査線12に走査電位31が印加され、信号線13は、信号線(下位ビット)131および信号線(上位ビット)132から成り、各々、信号電位32として、信号電位

(下位ビット)321および信号電位(上位ビット)322が印加される。ドライビングTFT17は、ドライビングTFT(下位ビット)171およびドライビングTFT(上位ビット)172から成り、OLED18は、OLED(下位ビット)181およびOLED(上位ビット)182から成る。この例では、2ビット4階調について考えているため、OLED(下位ビット)181およびOLED(上位ビット)182の面積比は、1:2となる。

【0005】この方式では、ドライビングTFT17は、近似的に完全なオン状態および近似的に完全なオフ状態の、2状態のどちらかをとる。オン状態では、ドライビングTFT17の抵抗は、OLED18の抵抗に比べて、無視できるほど小さく、ドライビングTFT17およびOLED18を流れる電流量は、ほぼOLED17の抵抗のみで決まる。故に、ドライビングTFT17のトランジスタ特性のバラツキが、OLED18の輝度バラツキとして表れることはない。また、オフ状態では、OLED18に印加される電圧が、しきい値電圧以下になるため、OLED18は全く発光せず、やはり、ドライビングTFT17のトランジスタ特性のバラツキが、OLED18の輝度バラツキとして表れることはない。

【0006】

【発明が解決しようとする課題】図5は、図3および図4に示した、OLED18の発光面積を変化させることで階調表示を実現するTFT-OELDの、断面図である。図5(a)は、OLED(下位ビット)181の断面図で、図5(b)は、OLED(上位ビット)182の断面図である。OLED(下位ビット)181の発光部25と、OLED(上位ビット)182の発光部25との比は、1:2になることが望まれている。

【0007】発光層22は、高分子系のOLEDであり、液相プロセスにて形成される。バンク24の表面は、撥液性になっており、発光層22は残らないので、OLED18はパターニングされ、その面積が決定される。バンク24の側面については、撥液性になるか親液性になるかは、材料・プロセスに依存する。

【0008】図5では、バンク24の側面が、親液性の場合を仮定している。液相プロセス特有の現象として、発光層22が、バンク24の側面に引き寄せられたような断面形状となっている。この場合、発光層22のより薄い部分を電流は流れ、この部分が発光部25となる。ここで述べたような、発光層22の断面形状は、液体の量・液体の物性・液体の初期位置・基板の状態・温度・雰囲気などに敏感で、制御するのは困難である。すなわち、望みどおりの発光面積の絶対値を得ることは、難しい。このため、OLED(下位ビット)181の発光部25と、OLED(上位ビット)182の発光部25との比を、正確に1:2にすることは困難で、結局、正確な階調を得ることは、難しい。

【0009】図6は、図5と同様、OLED(下位ビット)181の断面図(図6(a))およびOLED(上位ビット)182の断面図(図5(b))である。図6では、バンク24の側面が、撥液性の場合を仮定している。液相プロセス特有の現象として、発光層22が、バンク24の側面から遠ざかるような

断面形状となっている。この場合も、発光層22のより薄い部分を電流は流れ、この部分が発光部25となる。このときも、図5の場合と同様に、OELD(下位ビット)181の発光部25と、OELD(上位ビット)182の発光部25との比を、正確に1:2にすることは困難で、正確な階調を得ることは、難しい。

【0010】そこで、本発明の目的は、正確な発光部25の比を得て、正確な階調を得ることである。

【0011】

【課題を解決するための手段】(1) 請求項1記載の本発明は、各画素に、複数のTFTおよび複数のOELDが形成され、TFTおよびOELDは、直列に接続され、TFTのオン・オフ状態を切り替え、OELDを発光させる面積を制御することで、階調を実現する、表示装置において、複数のOELDは、各々同じ形状であり、OELDを発光させる個数を制御することで、階調を実現することを特徴とする、表示装置である。

【0012】本構成によれば、OELDが、液相プロセス特有の現象として、バンクの側面に引き寄せられたような断面形状あるいはバンクの側面から遠ざかるような断面形状となった場合でも、各OELDの発光部を同一な面積とし、正確な階調を得ることが、可能となる。何故なら、本構成でも、望みどおりの発光面積の絶対値を得ることは、難しいが、複数のOELDの発光面積は互いに等しくなるため、これらの個数を制御することで、発光面積の比を正確にすることが可能だからである。

【0013】(2) 請求項2記載の本発明は、請求項1記載の、表示装置において、複数のOELDは、円形であることを特徴とする、表示装置である。

【0014】本構成によれば、より正確に各OELDの発光部を同一な面積とし、正確な階調を得ることが、可能となる。その理由は、次のとおりである。OELDが矩形等の頂点を持っている形状の場合には、その頂点部の引き寄せられる、あるいは、頂点部が滴たされないなどの現象が発生する可能性がある。この現象は、上記した断面形状の問題と同じ理由で、正確な階調を得るための妨げになる。この現象は、上記した断面形状の問題よりも、さらに液体の量・液体の物性・液体の初期位置・基板の状態・温度・雰囲気などに敏感で、隣接するOELD間でも制御するのは困難である。OELDを円形にすることで、この現象を回避できる。

【0015】(3) 請求項3記載の本発明は、請求項1記載の、表示装置において、複数のOELDは、横方向あるいは縦方向に、等間隔に配置されていることを特徴とする、表示装置である。

【0016】本構成によれば、より正確に各OELDの発光部を同一な面積とし、正確な階調を得ることが、可能となる。その理由は、次のとおりである。スピンコート・ブレード塗りでOELDを形成するときは、一旦画素全体に塗布された発光層が、バンク表面の撥液性のために、自

然とバンクの凹部に流れ込む。インクジェットによる場合も、ときにはこのようになる。このとき、バンク凹部の周囲の凸部の面積が広いところでは、この部分に塗布された発光層が、すべてバンク凹部に流れ込むため、発光層は厚くなる。バンク凹部の周囲の凸部の面積が狭いところでは、発光層は薄くなる。結局、発光層の膜厚のバラツキが発生する。複数のOELDを、横方向あるいは縦方向に、等間隔に配置することで、このバラツキを回避できる。

10 【0017】また、本構成によれば、インクジェットプロセスによりOELDを形成する場合に、等間隔でインク吐出すればよいと、製造が簡単となる可能性がある。

【0018】

【発明の実施の形態】以下、本発明の好ましい実施の形態を、図面に基づいて説明する。

【0019】(実施例1) 図7は、本発明の実施例1に係るTFT-OELDの、画素を示す図である。ここでは、ひとつの画素11のみ図記しているが、実際には複数行・複数列の多数の画素11が存在する。

20 【0020】OELD(下位ビット)181は、OELD(下位ビット・矩形)1811から成り、OELD(上位ビット)182は、OELD(上位ビット・第1・矩形)18211とOELD(上位ビット・第2・矩形)18221から成っている。請求項1で示したように、OELD(下位ビット・矩形)1811・OELD(上位ビット・第1・矩形)18211・OELD(上位ビット・第2・矩形)18221は同じ形状をしているので、同じ発光面積が得られ、発光するOELD18の個数を変化させることで、正確な階調を得ることが可能となる。

30 【0021】(実施例2) 図8は、本発明の実施例2に係るTFT-OELDの、画素を示す図である。ここでは、ひとつの画素11のみ図記しているが、実際には複数行・複数列の多数の画素11が存在する。

40 【0022】OELD(下位ビット)181は、OELD(下位ビット・円形)1812から成り、OELD(上位ビット)182は、OELD(上位ビット・第1・円形)18212とOELD(上位ビット・第2・円形)18222から成っている。請求項2で示したように、OELD(下位ビット・円形)1812・OELD(上位ビット・第1・円形)18212・OELD(上位ビット・第2・円形)18222は、円形となっているので、より正確に同じ発光面積が得られ、正確な階調を得ることが可能となる。

【0023】(実施例3) 図9は、本発明の実施例3に係るTFT-OELDの、画素を示す図である。ここでは、ひとつの画素11のみ図記しているが、実際には複数行・複数列の多数の画素11が存在する。

50 【0024】OELD(下位ビット)181は、OELD(下位ビット・円形)1812から成り、OELD(上位ビット)182は、OELD(上位ビット・第1・円形)18212とOELD(上位ビット・第2・円形)18222から成っている。請求項3で示したように、OELD(下位ビット・円形)1812・OELD(上位ビット・第1・円形)18212・OELD(上位ビット・第2・円形)18222は、その画素11の

内部だけでなく、隣接する画素11に対しても、横方向および縦方向に、等間隔に配置されている。このため、より正確に各OELDの発光部を同一な面積とし、正確な階調を得ることが、可能となる。

【0025】なお、各画素に形成されるEL素子として、実施例1では、矩形状の素子を例として示し、実施例2、3では、円形状の素子を示したが、本発明は、これらに限定されるものではなく、多角形状や楕円形状の素子でも正確な階調を得る事ができる。特に、楕円形状の素子は、円形状の場合と同様に、矩形状としたときの頂点部がないので、頂点部が発光層により満たされないという問題は一切ない。

【発明の効果】以上述べたように、本発明によればエレクトロルミネッセンス素子の発光させる発光部面積を制御することにより、正確な階調を実現することができる。

【図面の簡単な説明】

【図1】従来の、TFTのコンダクタンスを変化させることで階調表示を実現するTFT-OELDの、画素を示す図。

【図2】TFT-OELDの、断面図。

【図3】従来の、OELDの発光面積を変化させることで階調表示を実現するTFT-OELDの、画素を示す図。

【図4】従来の、OELDの発光面積を変化させることで階調表示を実現するTFT-OELDの、駆動方法を示す図。

【図5】従来の、OELDの発光面積を変化させることで階調表示を実現するTFT-OELDにおける、OELDの断面図（バンク側面が親液性の場合）。(a)はOELD(下位ビット)の図、(b)はOELD(上位ビット)の図。

【図6】従来の、OELDの発光面積を変化させることで階調表示を実現するTFT-OELDにおける、OELDの断面図（バンク側面が撥液性の場合）。(a)はOELD(下位ビット)の図、(b)はOELD(上位ビット)の図。

【図7】本発明の実施例1に係るTFT-OELDの画素を示す図。

【図8】本発明の実施例2に係るTFT-OELDの画素を示す図。

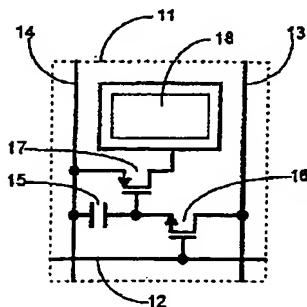
*

*【図9】本発明の実施例3に係るTFT-OELDの画素を示す図。

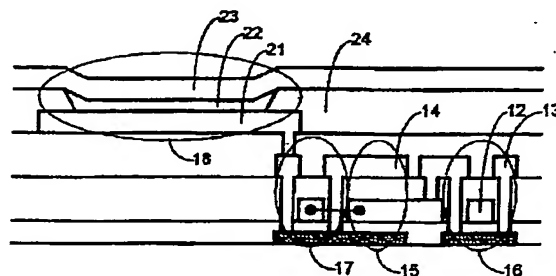
【符号の説明】

- 11 画素
- 12 走査線
- 13 信号線
- 131 信号線(下位ビット)
- 132 信号線(上位ビット)
- 14 電流供給線
- 15 保持容量
- 151 保持容量(下位ビット)
- 152 保持容量(上位ビット)
- 16 サンプリングTFT
- 161 サンプリングTFT(下位ビット)
- 162 サンプリングTFT(上位ビット)
- 17 ドライビングTFT
- 171 ドライビングTFT(下位ビット)
- 172 ドライビングTFT(上位ビット)
- 18 OELD
- 181 OELD(下位ビット)
- 1811 OELD(下位ビット・矩形)
- 1812 OELD(下位ビット・円形)
- 182 OELD(上位ビット)
- 18211 OELD(上位ビット・第1・矩形)
- 18221 OELD(上位ビット・第2・矩形)
- 18212 OELD(上位ビット・第1・円形)
- 18222 OELD(上位ビット・第2・円形)
- 21 陽極
- 22 発光層
- 23 陰極
- 24 バンク
- 25 発光部
- 31 走査電位
- 321 信号電位(下位ビット)
- 322 信号電位(上位ビット)

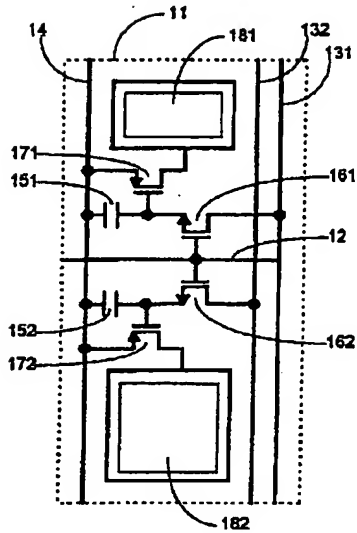
【図1】



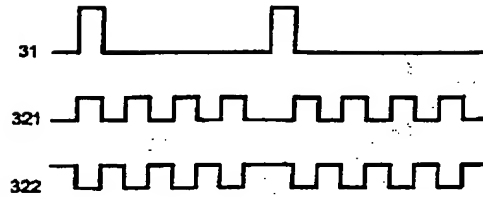
【図2】



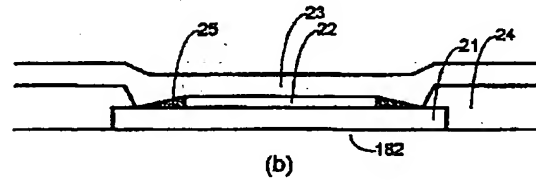
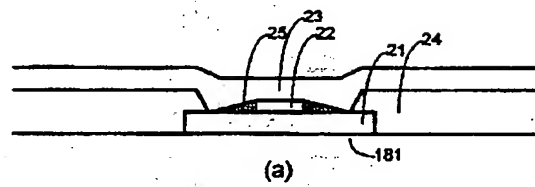
【図3】



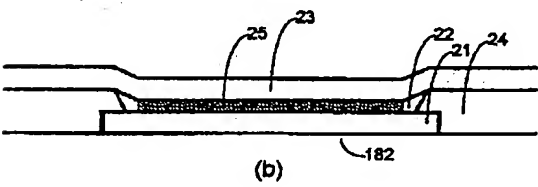
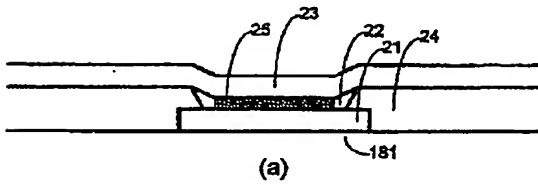
【図4】



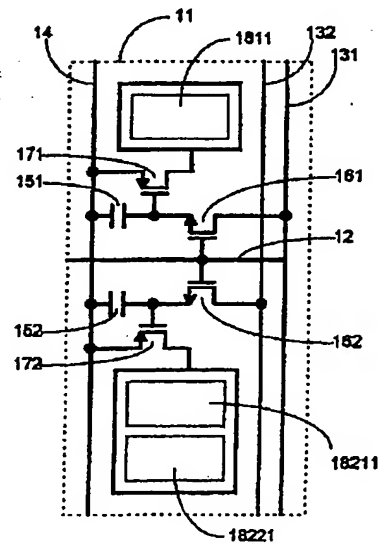
【図6】



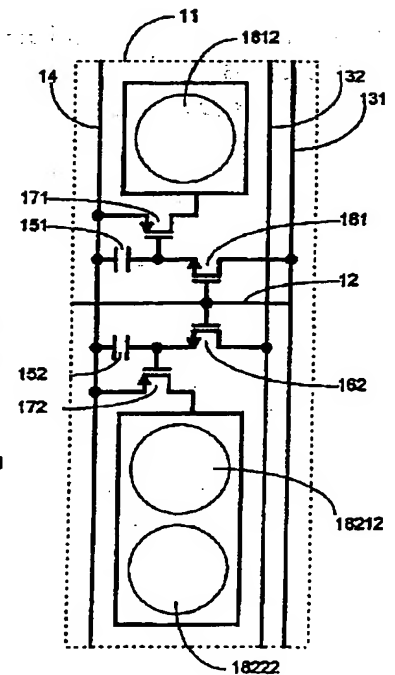
【図5】



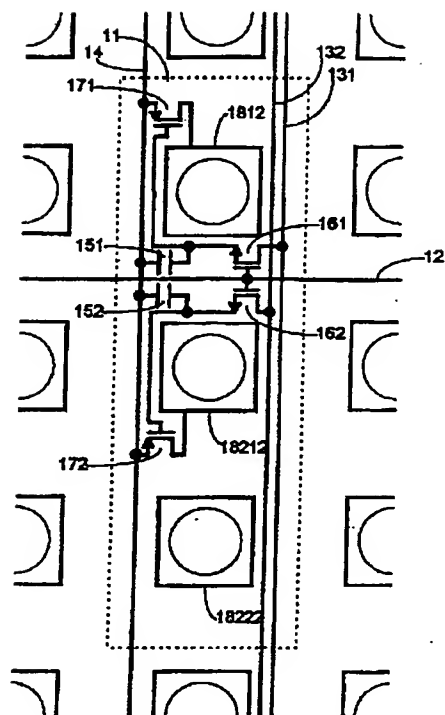
【図7】



【図8】



【図9】



フロントページの続き

(51)Int.Cl.⁷

H05B 33/14
33/26

識別記号

F I

H05B 33/14
33/26

テマコード (参考)

A
Z

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成17年2月10日(2005.2.10)

【公開番号】特開2000-284727(P2000-284727A)

【公開日】平成12年10月13日(2000.10.13)

【出願番号】特願平11-301448

【国際特許分類第7版】

G 0 9 F 9/30

G 0 9 G 3/20

G 0 9 G 3/30

H 0 5 B 33/12

H 0 5 B 33/14

H 0 5 B 33/26

【F I】

G 0 9 F 9/30 3 6 5 Z

G 0 9 F 9/30 3 3 8

G 0 9 G 3/20 6 4 1 G

G 0 9 G 3/30 K

H 0 5 B 33/12 B

H 0 5 B 33/14 A

H 0 5 B 33/26 Z

【手続補正書】

【提出日】平成16年3月4日(2004.3.4)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数の有機エレクトロルミネッセンス素子を備えてなり、発光させる前記有機エレクトロルミネッセンス素子の数を制御することにより画素の階調表示を行う表示装置において、前記複数の有機エレクトロルミネッセンス素子の形状が互いに等しいことを特徴とする表示装置。

【請求項2】

請求項1記載の、表示装置において、前記複数の前記有機エレクトロルミネッセンス素子は、円形であることを特徴とする、表示装置。

【請求項3】

請求項1記載の、表示装置において、前記複数の前記有機エレクトロルミネッセンス素子は、横方向あるいは縦方向に、等間隔に配置されていることを特徴とする、表示装置。

THIS PAGE BLANK (USPTO)